



PATENT ABSTRACTS OF JAPAN

(11) Publication number: 09222871 A

(43) Date of publication of application: 26.08.1997

(51) Int. Cl. G09G 3/28

(21) Application number: 08053930

(22) Date of filing: 16.02.1996

(71) Applicant: PIONEER ELECTRON CORP

(72) Inventor: SAEGUSA NOBUHIKO

(54) DRIVING DEVICE OF PLASMA DISPLAY PANEL

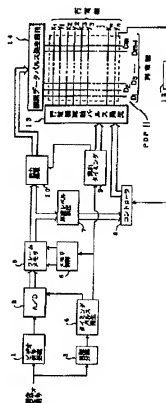
a control signal, and stable display operation can be performed.

COPYRIGHT: (C)1997,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To prevent a change in a voltage drop in a line electrode, and perform stable display operation by generating a control signal corresponding to a brightness level, and controlling voltage of a line electrode driving pulse according to this control signal.

SOLUTION: A brightness level detecting circuit 7 counts the number of light emitting picture elements on the basis of picture element data equivalent to a single frame or equivalent to a single sub-field, and detects an average brightness level by its value, and supplies an average brightness level detecting signal to a controller 8. The controller 8 supplies a voltage control signal to control voltage of a maintaining pulse to a line electrode driving pulse generating circuit 13 in response to an average brightness level detecting signal or an electric current level detecting signal. In this way, nonuniformity of display brightness by a change in a voltage drop in a line electrode is prevented by using a signal corresponding to a brightness level as



(18) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平9-222871

(43) 公開日 平成9年(1997) 8月28日

(51) Int. Cl.⁴
G 0 9 G 3/28

識別記号 庁内整理番号
4237-5H

F I
G 0 9 G 3/28

K 技術表示箇所

審査請求 未請求 請求項の数 4 F D (全 9 項)

(21) 出願番号 特願平8-53630

(22) 出願日 平成8年(1996) 2月16日

(71) 出願人

000006016

パイオニア株式会社

東京都目黒区目黒1丁目4番1号

(72) 発明者

三村 信彦

山梨県甲府市大田町485番地

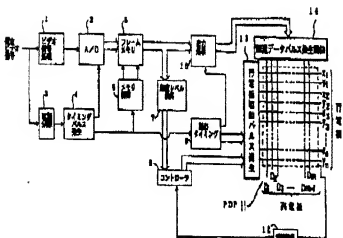
パイオニア株式会社サイエンスリサーチ所内

(54) 発明の名称 フラッシュメモリの駆動回路

(57) 【要約】 (修正有)

【課題】 画素データを対応した正確な発光表示が可能
なメモリクス方式フラッシュメモリの駆動方法。

【解決手段】 画素データのビット数に対応して1フ
レームの表示期間を複数のサブフレームに分割し、各サ
ブフレームの発光回数をビットの重み付けに対応して
異ならせて階調表示を行うフラッシュメモリの駆動レ
ベルの駆動制御であって、輝度レベルに対応した制御信号を
発生する制御信号発生手段と、制御信号に応じ、行電極
を駆動する行電極駆動レベルの増加時、行電極レベルの電
圧を維持する手段とを有し、行電極駆動レベルは、放電を維持するた
めの維持レベルをきみ、制御信号発生手段は、1フレ
ーム又は1サブフレーム分の画素データに基づいた輝度
レベルに対応した信号を制御信号として発生し、行電極
に流れる放電電流に基づいた輝度レベルに対応した信号
を制御信号として発生する。



になる。さらに、P・D 1 のように 1 フレームを複数回のサブフレーム下に分割し、発光回数を監視して検出表示を行う場合、各サブフレーム下に輝度低下量に差が生じ、階調の乱れが生じる。

【0014】また、電圧降下量が変化しない、駆動電圧のローディング減少し、表示動作が不安定になる。

【0015】本発明は上述の問題に鑑みてなされたものであり、行電極における電圧降下の変化を防止して安定した表示動作を行うことができるサブフレーム・ドライバセルの駆動装置を提供することを目的とする。

【0016】
【0017】
【0018】

【発明を解決するための手段】請求項 1 の発明に係わるサブフレーム・ドライバセルの駆動装置は、複数の行電極と、行電極に対して交差するよう配線された複数の列電極と、行電極を駆動する行電極駆動手段と列電極を駆動する列電極駆動手段とを備え、前記データのビット数に対応した 1 フレームの表示期間を複数のサブフレーム下に分割し、各サブフレーム下の発光回数をビットの重み付けに対応して異ならせて階調表示を行うサブフレーム・ドライバセルの駆動装置であって、輝度レベルに対応した制御信号を発生させる制御信号発生手段と、制御信号に応じて、行電極を駆動する行電極駆動セルの電圧を制御する電圧制御手段とを有し、輝度レベルが増加した場合、行電極・セルの電圧を増加させることを特徴とする。

【0018】請求項 2 の発明に係わるサブフレーム・ドライバセルの駆動装置は、請求項 1 記載のサブフレーム・ドライバセルの駆動装置であって、行電極駆動セルが、放電を維持するための維持パルスを含むことを特徴とする。

【0019】請求項 3 の発明に係わるサブフレーム・ドライバセルの駆動装置は、請求項 1 又は 2 に記載のサブフレーム・ドライバセルの駆動装置であって、制御信号発生手段は、1 フレーム又は 1 サブフレーム下分の階調データに基いて得られた輝度レベルに対応した信号を制御信号として発生させることを特徴とする。

【0020】請求項 4 の発明に係わるサブフレーム・ドライバセルの駆動装置は、請求項 1 又は 2 に記載のサブフレーム・ドライバセルの駆動装置であって、制御信号発生手段は、行電極に流れる放電電流に基いて得られた輝度レベルに対応した信号を制御信号として発生させることを特徴とする。

【0021】
【0022】
【0023】

【作用】サブフレーム・ドライバセルの駆動装置では、輝度レベルに応じて行電極・セルの電圧を制御するように構成し、表示期間を複数のサブフレーム下

に分割した 1 フレーム又は 1 サブフレーム下分の階調データに基いて得られた輝度レベルに対応した信号を制御信号として用いることにより、行電極における電圧降下の変化を防止して安定した表示動作を行うことができる。また、行電極に流れる放電電流に基いて得られた輝度レベルに対応した信号を制御信号とすることにより、行電極における電圧降下の変化を防止して安定した表示動作を行うことができる。

【0024】
【0025】
【0026】

【発明の実施の形態】図 1 は、本発明によるサブフレーム・ドライバセルの駆動装置の構成を示す図である。図 1 において、ビデオ信号処理回路 1 は、供給された複合ビデオ信号から赤色映像成分に対応した R ビデオ信号、緑色映像成分に対応した G ビデオ信号、及び青色映像成分に対応した B ビデオ信号を各々分離し出して、これらを入力変換回路 2 に供給する。同期分離回路 3 は、上記複合ビデオ信号の中から水平及び垂直同期信号を抽出してこれらをタイミングパルス発生回路 4 に供給する。タイミングパルス発生回路 4 は、これら水平及び垂直同期信号に基いて種々のタイミングパルス発生回路 A、B、C から供給されたタイミングパルスに同期して、上記 R ビデオ信号、G ビデオ信号及び B ビデオ信号各々をタイミングパルスの R 画素データ、G 画素データ及び B 画素データに変換して、これらをフレームメモリ 5 に供給する。

【0025】メモリ制御回路 6 は、タイミングパルス発生回路 4 から供給されたタイミングパルスに同期した書込信号及び読出信号をフレームメモリ 5 に供給した。フレームメモリ 5 は、かかる書込信号に応じて、上記 A、B、C 変換回路 2 から供給された各画素データを順次取り込む。又、フレームメモリ 5 内には記憶されている画素データを順次読み出して次の出力処理回路 10 に供給する。

【0026】

【0011】読出タイミング信号発生回路 9 は、画素データ・パルスの供給タイミングに対応したタイミング信号を発生してこれを出力処理回路 10 に供給する。

【0027】読出タイミング信号発生回路 9 は、放電電圧を基準とすべく、放電電圧を開始させたための維持パルス、放電電圧を維持させるための消去パルス各々の P・D 1 に対する印加供給タイミング信号を発生してこれらを行電極駆動パルス発生回路 13 に供給する。出力処理回路 10 は、上記フレームメモリ 5 から供給された画素データ 1 フレーム下毎に分割された各サブフレーム下に対応する画素データを生成し、これらを読出タイミング信号発生

回路9からのタイミソング信号に同期して画素データバース発生回路14に供給する。

【0012】

行電極駆動バース発生回路13は、読出タイミソング信号発生回路9から供給された各種タイミソング信号に対応して、上記走査バース、維持バース、及び消去バースを夫々発生してPDPの行駆動バース、及び消去バースに供給する。同素データバース発生回路14は、出力処理回路10から供給された1フィールド分の画素データの論理「1」又は「0」1夫々に対応した電圧値を有する画素データバースを発生してこれを各行毎に分割して列電極D、～D、に印加する。

【0013】

PDP11は、行電極駆動バース発生回路13から上記走査バースが印加された際に画素データバースに対応した放電発光を開始して、上記維持バースが印加されている間にも上記の発光状態を維持する。その後、行電極駆動バース発生回路13から上記消去バースが印加されることにより放電発光を停止する。このように、行電極駆動バースは、走査バース、維持バース、消去バースなどを含む。

【0030】輝度レベル検出回路7は、1フレーム分、又は、1サブフィールド分の画素データに基づいて、例えば1フレーム、又は1サブフィールドにおける輝度画素の数をカウントし、その値により平均輝度レベルを検出し、平均輝度レベル検出信号をコントローラ8に供給する。

【0031】

また、電流検出回路12は、行電極X、Yに流れる放電電流を検出し、その値に応じた電流レベル検出信号をコントローラ8に供給する。

【0032】

この電流値は、平均輝度レベルに応じて変化するものである。コントローラ8は、平均輝度レベル検出信号、又は電流レベル検出信号に応じて維持バースの電圧を制御する電圧制御信号を行電極駆動バース発生回路13に供給する。

【0033】

図2は、行電極駆動バース発生回路13と読出タイミソング信号発生回路とコントローラとの詳細な構成を示す。

【0034】行電極駆動供給電源Vs202からの電圧は、電圧制御器201を通じて、読出タイミソング信号発生回路からの行電極駆動バース発生用タイミソング信号207でスイッチされるSW206を經由して行電極X、Y、駆動信号209として出力される。電圧制御器201は、読出制御器203からの読出信号で電圧制御され、読出電圧205にコンローラからの電流検出又はサブフィールドの放電セル数に比例した電圧制御信号208を加算器204で加算した信号であり、一般の安定化電流

と同様に、電圧制御器201の出力が加算器204の出力と等しくなるように動作する。

【0035】

以上のような構成とすることにより、例えばフレームメモリ5の画素データの各サブフィールドに対応する画素データから発光セル数をカウントし、発光セル数に比例した電圧制御信号をコントローラ8で発生させる、発光セル数が多い行、行電極駆動電圧を印加させることで、行電極における電圧降下の期間に対する影響を軽減することがある。また、電流検出回路12により行電極X-Yに流れる放電電流を検出し、その値に応じた電流レベル検出信号をコントローラ8に供給し、電圧制御信号を発生させることで同様に行電極における電圧降下の輝度に対する影響を軽減することができる。

【0036】

【0037】

【0038】

【発明の効果】本発明のプラズマディスプレイパネルの駆動装置では、輝度レベルに対応して行電極バースの電圧を制御するように構成し、複数の領域に分割した1フレーム又は1サブフィールド分の画素データに基づいて得られた輝度レベルに対応した信号を制御信号として用いることにより、行電極における電圧降下の変化による表示輝度むらを防止して安定した表示動作を行うことができる。また、行電極に流れる放電電流に基づいて得られた輝度レベルに対応した信号を制御信号とすることにより、同様な効果を得ることができる。

【図1】の構成の説明】

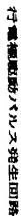
【図1】本発明によるプラズマディスプレイパネルの駆動装置の構成を示す図である。バース発生回路、読出タイミソング信号発生回路及びコントローラの詳細な構成を示す図である。

【図2】マトリクス方式プラズマディスプレイパネルを含むプラズマディスプレイ装置の概略構成を示す図である。

【符号の説明】

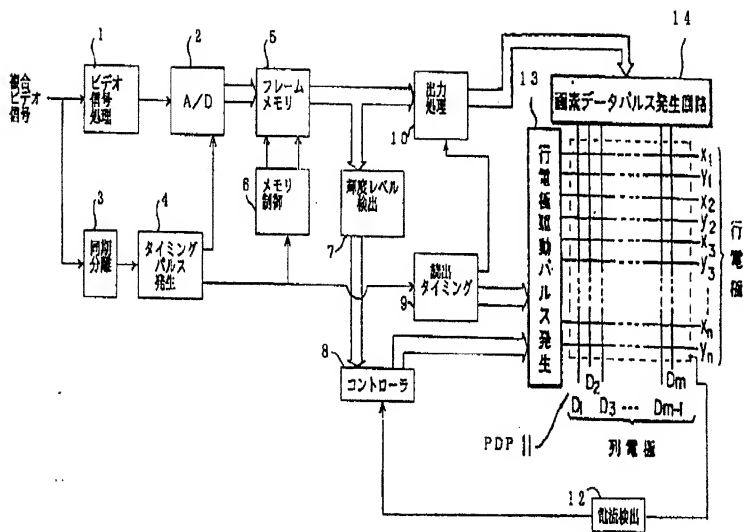
- | | |
|----|----------------|
| 1 | ビデオ信号処理 |
| 2 | A/D |
| 3 | 同期分離 |
| 4 | タイミソングバース発生 |
| 5 | フレームメモリ |
| 6 | メモリ制御 |
| 7 | 輝度レベル検出 |
| 8 | コントローラ |
| 9 | 読出タイミソング信号発生回路 |
| 10 | 出力処理 |
| 11 | PDP |
| 12 | 電流検出 |
| 13 | 行電極駆動バース発生 |

	8	
* 2 0 5	・ ・ ・ ・	送電電圧
2 0 6	・ ・ ・ ・	S W
2 0 7	・ ・ ・ ・	行電線駆動信号発生用タイミン
タ信号	・ ・ ・ ・	
2 0 8	・ ・ ・ ・	送電線回線信号
2 0 9	・ ・ ・ ・	行電線X1、Y1 駆動信号

行電極 X_i , Y_j 驅動信號

【附 3】





【図1】

(6)

【平続補正書】

【提出日】平成9年1月16日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の詳細な説明

【補正方法】変更

【補正内容】

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ブラウザディスプレイパネルの駆動装置に関する。

【0002】

【従来の技術】ブラウザディスプレイパネルは、周知の如く、経路の2次曲線表示用の1つとして近似的な流れがなされておき、その1つにメモリ機能をもつ交流電流電圧トリス方式のブラウザディスプレイパネルが知られている。図3は、かかるブラウザディスプレイパネルを成すブラウザディスプレイ装置の概略構成を示す図である。

【0003】かかる図3において、駆動装置100は、入力されたデータ信号を1画面毎に対応したディスプレイパネルの画面データに変換して、この画面データを対応した画面データバスをPDP（ブラウザディスプレイパネル）11の列電極D₁〜D_nに印加する。PDP11は、上記列電極D₁〜D_n、及びかかる列電極と直交し且つX及びYなる一対にて1行を構成する行電極X₁〜X_n、及びY₁〜Y_nを備えている。これら列電極及び行電極対各々は図示せぬ駆動体を挟んで形成されており、1つの列電極及び行電極対が交差する部分に1つの画素セルが形成される。

【0004】駆動装置100は、上記PDP11の全ての1行行電極対間に周期的に放電駆動をよめて放電電圧を形成させるためのDセグメント番込みバスR₁X₁及びR₁Y₁を発生してこれらをPDP11の行電極X₁〜X_n、及びY₁〜Y_n、と共に印加する。又、駆動装置100は、PDP11に上記画面データを書き込むための垂直バスR₁Y₁、放電電圧を維持するための維持バスI₁X₁及びI₁Y₁、更に、維持放電電圧を停止させるための消去バスE₁Y₁の各々を発生してこれらをPDP11の行電極X₁〜X_n、及びY₁〜Y_nに印加する。

【0005】上記PDPで駆動表示を行う場合、例えば画面データが8ビットであれば、1フレーム（フレーム）下の表示期間をビットの桁毎に組み付けて逐次時間（図4）を繰返す。詳述すると、最下各ビット（L₁S₁B）からは上位ビット（M₁S₁B）までの各ビットの何れかの発光したデータフィールドの画面改訂までデータ位置の繰返に対応したディスプレイ分の発光が行われるように発光制御が行われる。すなわち、L₁S₁BからM₁S₁Bに

至る各ビットに対応のサブフィールドでは、それぞれ順に例えば1、2、4、8、16、32、64、128…ディスプレイ分の発光期間において発光が行われるように制御される。そして、発光期間の長によって、各画面ごとに例えば表示データが8ビットであれば2.56段階の映像が表示される。

【0006】

【発明が解決しようとする課題】上述のPDPにおいて、行電極Y₁〜Y_n、及びX₁〜X_nは、ITO酸化インジウム等からなる透明電極であり、数十〜数100オームの表面抵抗をもっている。よって、発光画面数が多くなつてかかる行電極に流れる電流値が多くなり、これにより放電時の発光量が低下するという問題が発生する。従つて、発光画面の数が増えれば、画質の低下（暗化降下）も生じ、輝度むらが生じることになる。さらに、PDPのようにフレームを電気のサブフィールドに分割し、発光回数を変調して駆動表示を行う場合、各サブフィールド毎に輝度低下量は生じ、暗化の乱れが生じる。また、暗化降下量が変化すれば、駆動電圧のバリエーションが減少し、表示動作が不安定になる。本発明は上述の問題に鑑みてなされたものであり、行電極における電圧降下の変化を防止して安定した表示動作を行うことができるブラウザディスプレイパネルの駆動装置を提供することを目的とする。

【0007】

【課題を解決するための手段】請求項1の発明に係わるブラウザディスプレイパネルの駆動装置は、複数の行電極と、行電極に対向して交差するよう配置された複数の列電極と、行電極を駆動する行電極駆動手段と列電極を駆動する列電極駆動手段とを備え、両電極のサブフィールドに分割し、各サブフィールドの表示期間を複数の行電極及び列電極にわたって順次印加して駆動するブラウザディスプレイパネルの駆動装置であつて、輝度レベルに対応した制御信号を発生させる制御信号発生手段と、前制御信号に応じて、行電極を駆動する行電極駆動手段と、前制御信号を発生する電圧降下の電圧を増加させることを特徴とする。請求項2の発明に係わるブラウザディスプレイパネルの駆動装置は、請求項1記載のブラウザディスプレイパネルの駆動装置であつて、行電極駆動手段と、放電電圧を維持するための維持バスを生成することを特徴とする。請求項3の発明に係わるブラウザディスプレイパネルの駆動装置は、請求項1又は2に記載のブラウザディスプレイパネルの駆動装置であつて、制御信号発生手段は、1フレーム又は1サブフィールド下の画面データを基に得られた輝度レベルに対応した信号を制御信号として発生することを特徴とする。請求項4の発明

に係わるプログラズデイスプリイパネルの駆動装置は、請求項1又は2に記載のプログラズデイスプリイパネルの駆動装置であり、制御回路発生手段は、行電線に流れる放電電流に基づいて得られた駆動レベルに対応した信号を制御信号として発生することと特徴とする。

【0008】

【作用】本発明のプログラズデイスプリイパネルの駆動装置では、駆動レベルに対応して行電線パネルの圧圧を制御するように構成し、表示回路を複数のサブパネルに分割した1フレーム又は1サブフレーム下の画素データに基づいて得られた駆動レベルに対応した信号を制御信号として用いることにより、行電線における電圧降下の変化を防止して安定した表示動作を行うことができ、駆動レベルに対応した信号を制御信号とすることにより、行電線に流れる放電電流に基づいて得られた表示動作における電圧降下の変化を防止して安定した表示動作を行うことができる。

【0009】

【発明の要約】図1は、本発明によるプログラズデイスプリイパネルの駆動装置の構成を示す図である。図1において、ビデオ信号処理回路1は、供給された複合ビデオ信号から赤色映像成分に対応したRビデオ信号、緑色映像成分に対応したGビデオ信号、及び青色映像成分に対応したBビデオ信号を夫々分離抽出して、これをA/D変換回路2に供給する。同期分離回路3は、上記複合ビデオ信号から水平及び垂直同期信号を抽出してこれらをタイミングパルス発生回路4に供給する。タイミングパルス発生回路4は、これら水平及び垂直同期信号に基づいた種々のタイミングパルス発生回路から供給されたタイミングパルスに同期して、上記Rビデオ信号、Gビデオ信号及びBビデオ信号を夫々データレジスタのR画素データ、G画素データ及びB画素データに変換して、これらをフレームメモリ5に供給する。【0010】メモリ制御回路6は、タイミングパルス発生回路4から供給されたタイミングパルスに同期した書込信号及び読出信号をフレームメモリ5に供給する。フレームメモリ5は、かかる書込及び読出信号に応じて、上記A/D変換回路2から供給された各画素データを順次取り込む。又、フレームメモリ5は、かかる読出信号に応じて、フレームメモリ5内に記憶されている画素データを順次読み出して次の出力処理回路10へ供給する。

【0011】読出タイミング信号発生回路9は、画素データパルスの供給タイミングに対応したタイミング信号を発生してこれら出力処理回路10に供給する。読出タイミング信号発生回路9は、放電電流を、放電技術を用いて放電電流を測定するための生パルス、及び放電電流を停止させるための消去パルス各々のPDPに對する印刷供給タイミング

信号を発生してこれら行電線駆動パルス発生回路13に供給する。出力処理回路10は、上記フレームメモリ5から供給された画素データ1フレーム下の各画素に分割された各データパルスに対応する画素データを生成し、これらを読出タイミング信号発生回路9からのタイミング信号に同期して画素データパルス発生回路14に供給する。

【0012】行電線駆動パルス発生回路13は、読出タイミング信号発生回路9から供給された各画素データパルスに対応して、上記走査パルス、維持パルス、及び消去パルスを夫々発生してPDPの行電線V₁、V₂、及びV_Nに供給する。画素データパルス発生回路14は、出力処理回路10から供給された1フレーム下の画素データ1フレーム下の各データパルスに供給する。画素データパルス発生回路14は、タイミング信号発生回路9からのタイミング信号に同期して、この分割した各行の画素データを時分制にて列電線D₁、D₂、へ供給する。

【0013】PDP11は、行電線駆動パルス発生回路13から上記走査パルスが印加された際に画素データパルスに対応した放電電流を開始して、上記維持パルスが印加されている期間に亘ってこの放電状態を維持する。その後、行電線駆動パルス発生回路13から上記消去パルスが印加されることにより放電電流を停止する。このように、行電線駆動パルスは、走査パルス、維持パルス、消去パルスなどを含む。駆動レベル検出回路7は、1フレーム分、又は、1サブフレーム下の各画素データに基づいて、例えば1フレーム、又は1サブフレームにおける放電電流の数を平均化して、その値により平均駆動レベルを検出し、平均駆動レベル検出信号をコントローラ8に供給する。また、電流検出回路12は、行電線駆動パルス発生回路13から供給された電流検出レベル検出信号をコントローラ8に供給する。この電流検出レベル検出信号は、平均駆動レベルに応じて変化するものである。コントローラ8は、平均駆動レベル検出信号、又は、電流検出レベル検出信号に基づいて維持パルスの電圧を制御して電圧制御信号を生成して維持パルスの電圧を制御する。

【0014】図2は、行電線駆動パルス発生回路13と読出タイミング信号発生回路とコントローラとの詳細な構成を示す。行電線駆動供給電流V₁、V₂、V_Nからの電圧は、電圧制御回路201を通じて、読出タイミング信号発生回路からの行電線駆動パルス発生用タイミング信号207でスキャンされるSW206を經由して行電線X₁、X₂、X_Nに供給される。駆動電圧209として出力される。電圧制御回路201は、調整増幅器203から調整電圧201の出力と、調整増幅器204に比例した信号とを比較して、電圧制御信号208を生成する。電圧制御回路201の出力が加算器204で加算され、電圧制御信号208として出力される。調整増幅器204で加算された信号であり、一般の安定化電圧と同様に、電圧制御回路201の出力が加算器204の出力

力と等しくなるように動作する。

【００１５】以上のような構成とすることにより、例えばプロセッサメモリ５の画素データ分の各サブフレーム下に対応する画素データから発光セル数をカウントし、発光セル数に比例した電圧制御信号をコンローラ８で発生させる。発光セル数が多い程、行電極駆動電圧を増加させることで、行電極における電圧降下の程度に対する影響を相償することができる。また、注流検出回路１２により、行電極Ｘ、Ｙに流れる放電電流を検出し、その値に応じた増強レベル検出信号をコンローラ８に供給し、電圧制御信号を発生させることで同様に行電極における電圧降下の程度に対する影響を相償することができる。

【００１６】

【発明の効果】本発明のプラズマディスプレイパネルの駆動装置では、輝度レベルに対応して行電極レベルの電圧を制御するように構成し、複数の領域に分割した１フレーム又は１サブフレーム下の画素データに基づいて得られた輝度レベルに対応した信号を制御信号として用いることにより、行電極における電圧降下の変化による表示制御むらを防止して安定した表示動作を行うことができる。また、行電極に流れる放電電流に基づいて得られた輝度レベルに対応した信号を制御信号とすることにより、同様な効果を得ることができる。